南京凌鸥创芯电子有限公司

LKS32MC07X with built-in 3P3N driver Datasheet

© 2023, 版权归凌鸥创芯所有
机密文件，未经许可不得扩散

1 概述

1.1 功能简述

LKS32MC077EM6S8 是一款 32 位内核的面向电机控制应用的专用处理器，集成了常用电机控制系统所需要的所有模块，同时集成了三相 P/N MOS 栅极驱动模块，可直接驱动三路 P/N MOS 功率器件。

- **性能**
  - 96MHz 32 位 Cortex-M0 内核
  - 集成自主指令集电机控制专用 DSP
  - 超低功耗休眠模式
  - 工业级工作温度范围
  - 超强抗静电和群脉冲能力
- **非易失存储器**
  - 内置 flash 包括 64kB/128kB 主存储区，1.5kB NVR 信息存储区
  - 可反复擦除写入不低于 10 万次
  - 室温 25℃数据保持长达 100 年
  - 单字节编程时间最长 7.5us，Sector 擦除时间最长 5ms
  - Sector 大小 512 字节，可按 Sector 擦除写入
  - Flash 数据防窃取(最后一个 word 须写入非 0xFFFFFFFF 的任意值)
- **工作范围**
  - 7.5~32V(极限 40V)单电源供电，内部集成 1 个 5V LDO，为芯片内 MCU 部分供电
  - 工作温度: -40~105℃
- **时钟**
  - 内置 8MHz 高精度 RC 时钟，-40~105℃范围内精度在±1%之内
  - 内置低速 32KHz 低速时钟，供低功耗模式使用
  - 可外挂 8MHz 外部晶振
  - 内部 PLL 可提供最高 96MHz 时钟
- **外设模块**
  - 2 路 UART

©2023 版权归凌鸥创芯所有 机密文件未经许可不得扩散

- 2 个通用 16 位 Timer，支持捕捉和边沿对齐 PWM 功能
- 2 个通用 32 位 Timer，支持捕捉和边沿对齐 PWM 功能；支持正交编码输入，CW/CCW 输入，脉冲+符号输入
- 电机控制专用 PWM 模块，支持 2 组各 6 路 PWM 输出，死区可配置
- Hall 信号专用接口，支持测速、去抖功能
- 硬件看门狗
- 最多 4 组 16bit GPIO。8 个 GPIO 可以作为系统的唤醒源，15 个 GPIO 可以用作外部中断源输入

- **模拟模块**
  - 集成 2 路 12bit SAR ADC，同步双采样，3Msps 采样及转换速率，每路最多支持 16 通道，包括 4 个运放输出及 10 个外部 ADC 通道共计 14 个可选 ADC 通道信号
  - 集成 4 路运算放大器，可设置为差分 PGA 模式
  - 集成 3 路比较器，可设置滞回模式
  - 集成 2 路 12bit DAC 数模转换器
  - 内置±2°C温度传感器
  - 内置 1.2V 0.8%精度电压基准源
  - 内置 1 路低功耗 LDO 和电源监测电路
  - 集成高精度、低温飘高频 RC 时钟
  - 集成晶体起振电路
  - 集成 32KHz+8MHz RC 时钟
  - 集成 96MHz PLL

1.2 性能优势

- 高可靠性、高集成度、最终产品体积小、节约 BOM 成本；
- 内部集成 4 路高速运放和 3 路比较器，可满足单电阻/双电阻电流采样拓扑架构的不同需求；
- 内部高速运放集成高压保护电路，可以允许高电平共模信号直接输入芯片，可以用最简单的电路拓扑实现 MOSFET 电阻直接电流采样模式；
- 应用专利技术使 ADC 和高速运放达到最佳配合，可处理更宽的电流动态范围，同时兼顾高速小电流和低速大电流的采样精度；
- 整体控制电路简洁高效，抗干扰能力强，稳定可靠；

©2023 版权归凌鸥创芯所有 机密文件未经许可不得扩散

- 单电源 7.5~32V 供电，内部集成 5V LDO；
- 集成三相 P/N MOS 栅极驱动模块；
- 支持 IEC/UL60730 功能安全认证

适用于有感 BLDC/无感 BLDC/有感 FOC/无感 FOC 及步进电机、永磁同步、异步电机等控制系统 。

©2023 版权归凌鸥创芯所有 机密文件未经许可不得扩散

1.3 命名规则

LKS32 MC 070 R 8 T 8 XXX

Device series

LKS32	= 32bit MCU

Product type

MC	= Motor Control Applications
AT	= Automobile Applications

Device sub family

070/071	= 2.5~5.5V,2 ADC,4 PGA,DSP
070FL/071DO/074D/DO	= 2.5~5.5V,2 ADC,4 PGA,DSP,6N Driver
076/076F	= 2.5~5.5V,2 ADC,4 PGA,DSP,6N Driver
072	= 2.5~5.5V,2 ADC,3 PGA
073	= 2.5~5.5V,2 ADC,1 PGA
077	= 2.5~5.5V,2 ADC,2 PGA
077E	= 7.5~28V, 2 ADC,2 PGA,3P3N Driver

Pin count

L	= 16 pins
H	= 20 pins
M	= 24 pins
K	= 32 pins
F	= 40 pins
C	= 48 pins
N	= 52 pins
R	= 64 pins
V	=100 pins
Z	=144 pins

Code size

4	= 16Kbyte Flash Memory
6	= 32Kbyte Flash Memory
8	= 64Kbyte Flash Memory
B	=128Kbyte Flash Memory
C	=256Kbyte Flash Memory
D	=384Kbyte Flash Memory
E	=512Kbyte Flash Memory

Package

P	= TSSOP
T	= TQFP/LQFP
Q	= QFN
S	= SSOP
H	= BGA

Temperature range

6	= -40~85°
8	= -40~105°
9	= -40~125°

Options

TR	= Tape and reel packing
P	= Engineering Samples

图 1-1 凌鸥创芯器件命名规则

©2023 版权归凌鸥创芯所有 机密文件未经许可不得扩散

1.4 系统资源框图

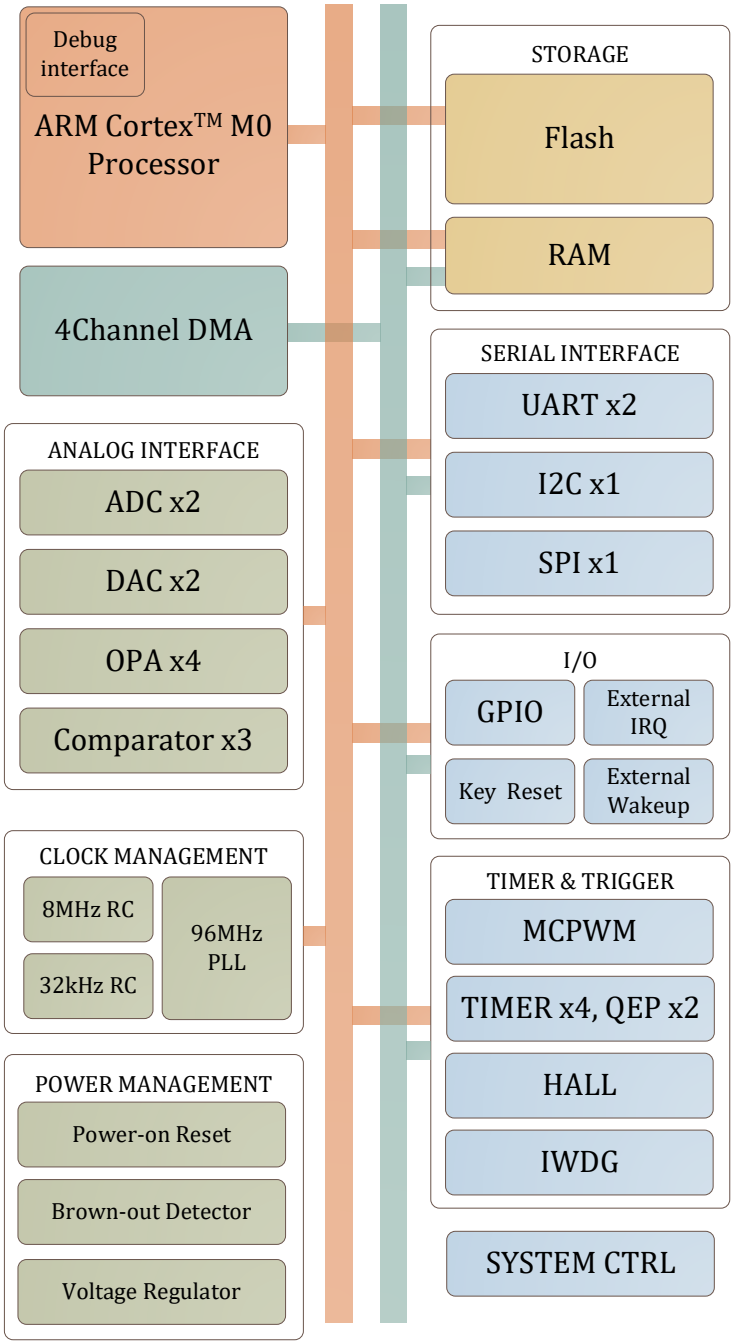
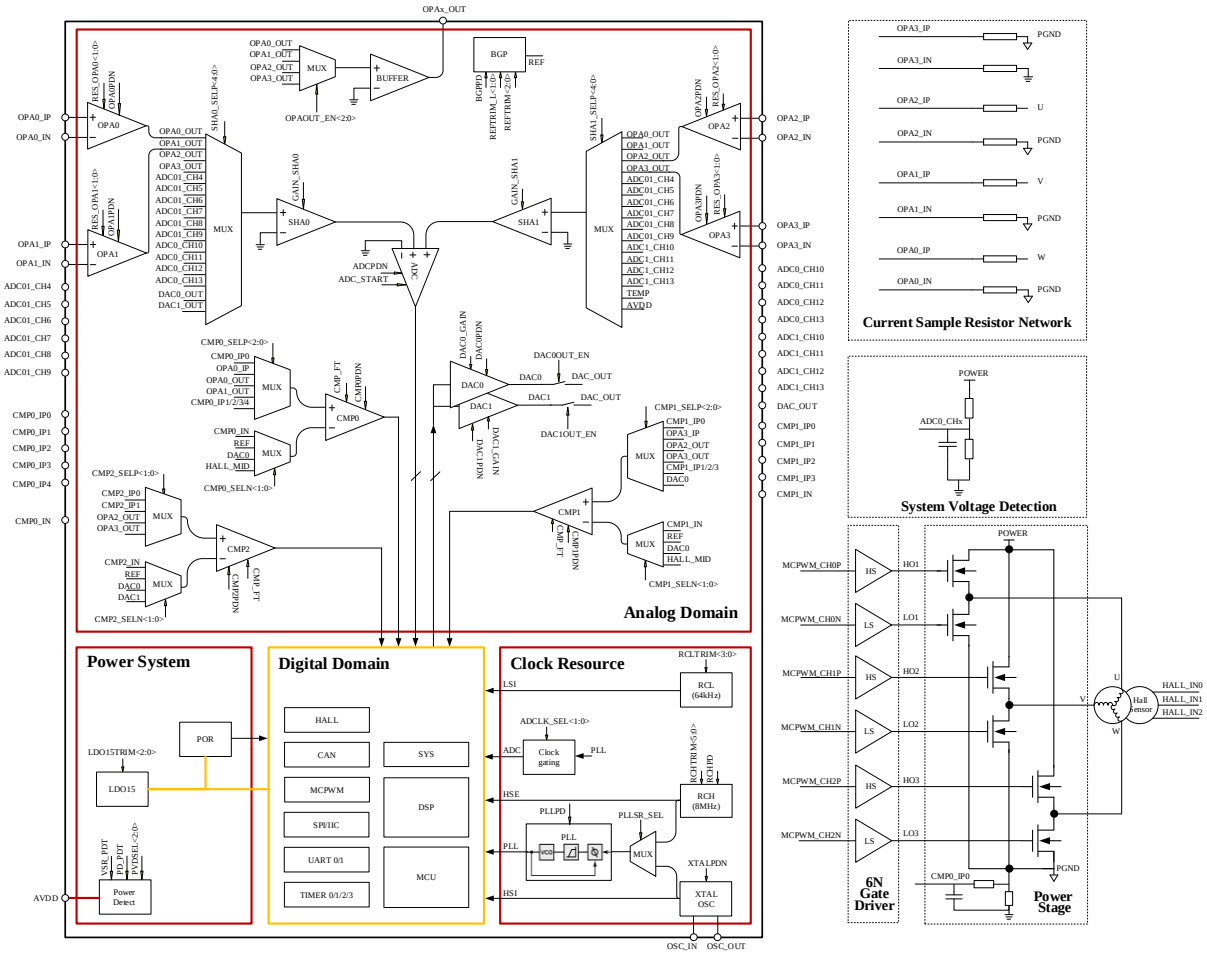


图 1-2 LKS32MC07x 系统资源框图

©2023 版权归凌鸥创芯所有 机密文件未经许可不得扩散

1.5 矢量正弦控制系统



*ADC01_CH4~ADC01_CH9 为 ADC0 和 ADC1 公用通道

图 1-3 LKS32MC077EM6S8 矢量正弦控制系统简化原理图

2 器件选型表

表 2-1 LKS07x 系列器件选型表

	主频 (MHz)	Flash (kB)	RAM (kB)	ADC 通道数	DAC	比较器	比较器通道数	OPA	HALL	SPI	IIC	UART	CAN	Temp. Sensor	PLL	QEP	Gate driver	预驱电流 (A)	预驱电源(V)	栅浮耐压 (V)	Others	产品状态	Package
LKS32MC070FLRBT8	96	128	12	14	12BITx2	3	10	4	3 路	1	1	2	Yes	Yes	Yes	Yes	6N	+1/-1	4.5~20	250	5VLDO	量产	LQFP64
LKS32MC070RBT8	96	128	12	14	12BITx2	3	11	4	3 路	1	1	2	Yes	Yes	Yes	Yes						量产	LQFP64
LKS32MC071CBT8	96	128	12	13	12BITx2	3	11	4	3 路	1	1	2	Yes	Yes	Yes	Yes						量产	TQFP48
LKS32MC071C8T8	96	64	12	13	12BITx2	3	11	4	3 路	1	1	2		Yes	Yes	Yes						量产	TQFP48
LKS32MC071DOC8T8	96	64	12	13	12BITx2	3	10	3	3 路	1	1	2	Yes	Yes	Yes	Yes	6N	+1/-1	4.5~20	250	5VLDO	量产	TQFP48
LKS32MC072KBQ8	96	128	12	8	12BITx2	3	7	3	3 路	1	1	2		Yes	Yes	Yes						量产	QFN5*5 32L-0.75
LKS32MC072KBT8	96	128	12	9	12BITx2	2	5	0	3 路	1	1	2	Yes	Yes	Yes	Yes						量产	LQFP32
LKS32MC073HBQ8	96	128	12	4	12BITx2	2	4	1	3 路	0	1	2		Yes	Yes	Yes							QFN3*3 20L-0.75
LKS32MC074DF8Q8	96	64	12	13	12BITx2	3	9	3	3 路	1	1	2		Yes	Yes	Yes	6N	+1.2/-1.5	7~20	200		量产	QFN5*5 40L-0.75
LKS32MC074DOF8Q8	96	64	12	12	12BITx2	3	9	3	3 路	1	1	2		Yes	Yes	Yes	6N	+1/-1	4.5~20	250	5VLDO	量产	QFN5*5 40L-0.75
LKS32MC076NBQ8	96	128	12	12	12BITx2	3	11	4	3 路	1	1	2	Yes	Yes	Yes	Yes	6N	+1.2/-1.5	7~20	200		量产	QFN52
LKS32MC076FNBQ8	96	128	12	12	12BITx2	3	11	4	3 路	1	1	2	Yes	Yes	Yes	Yes	6N	+1.2/-1.5	7~20	200		量产	QFN52
LKS32MC077MBS8	96	128	12	6	12BITx2	3	6	2	3 路	1	1	2		Yes	Yes	Yes						量产	SSOP24L
LKS32MC077EM8S8	96	64	12	6	12BITx2	3	7	2	3 路	1	1	2		Yes	Yes	Yes	3P3N	+0.05/-0.3	7~32		5VLDO	量产	SSOP24L

©2023 版权归凌鸥创芯所有 机密文件未经许可不得扩散

3 管脚分布

3.1 管脚分布图

3.1.1 特别说明

下列引脚图中红色 PIN 脚内置上拉至 AVDD 的电阻：
RSTN 引脚内置 100kΩ 上拉电阻，固定开启上拉
SWDIO/SWCLK 内置 10kΩ 上拉电阻，固定开启上拉
其余红色 PIN 脚内置 10kΩ 上拉电阻，可软件控制开启关闭上拉

UARTx_TX(RX)： UART 的 TX 和 RX 支持互换。当 GPIO 第二功能选择为 UART，且 GPIO_PIE 即输入使能时，可以作为 UART_RX 使用；当 GPIO_POE 使能时，可以作为 UART_TX 使用。一般同一 GPIO 不同时使能输入和输出，否则输入 PDI 会接收到 PDO 发出的数据。

SPI_DI(DO)：SPI 的 DI 和 DO 支持互换，当 GPIO 第二功能选择为 SPI，且 GPIO_PIE 即输入使能时，可以作为 SPI_DI 使用；当 GPIO_POE 即输出使能时，可以作为 SPI_DO 使用。一般同一 GPIO 不同时使能输入和输出，否则输入 PDI 会接收到 PDO 发出的数据。

3.1.2 LKS32MC077EM8S8

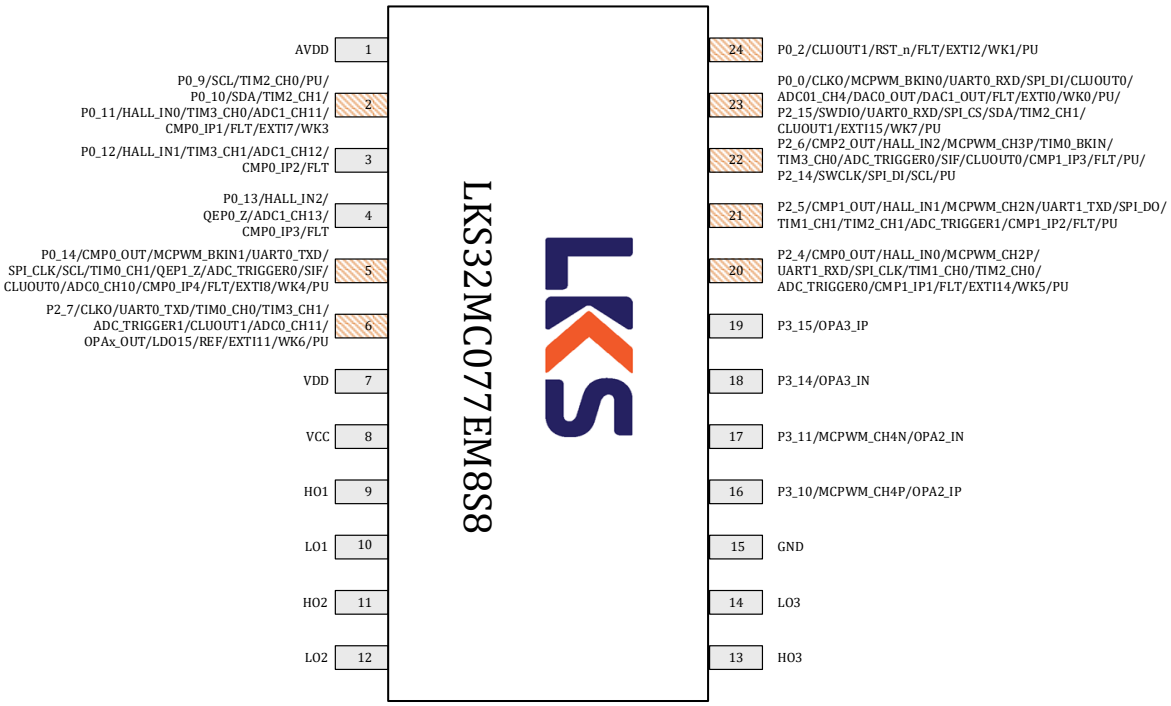


图 3-1 LKS32MC077EM8S8 管脚分布图

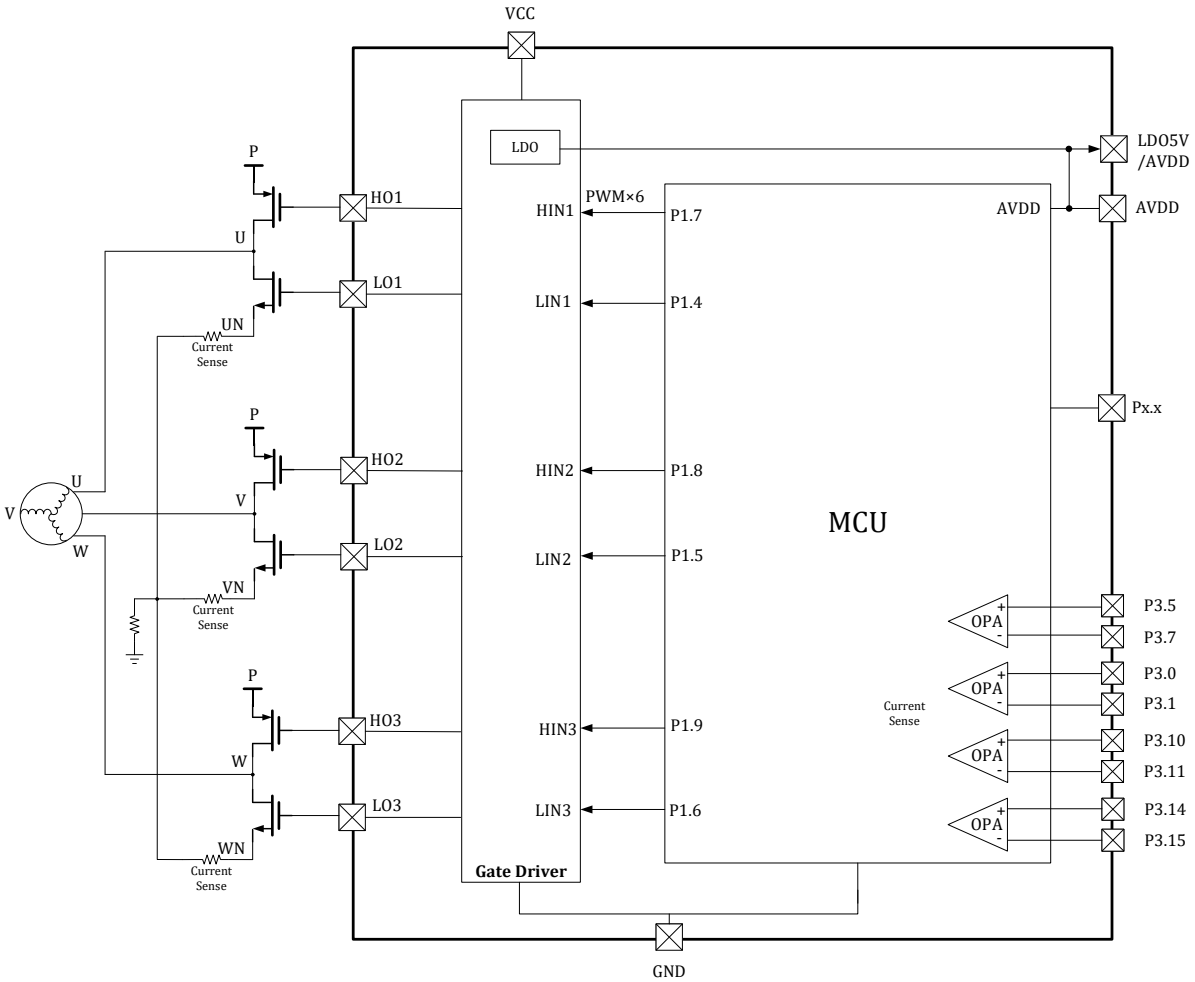


图 3-2 LKS32MC077EM8S8 内部预驱连接示意图

注意：预驱在使用时，应避免在 VCC 上电前，LDO 被上拉，否则会出现 VCC 上电后 LDO 无法启动的情况。

表 3-1 LKS32MC077EM8S8 管脚说明

1	AVDD	芯片电源，供电范围 2.5~5.5V
2	P0_9	P0.9
	SCL	I2C 时钟
	TIM2_CH0	Timer2 通道 0
	PU	内置 10kΩ上拉电阻，软件可关闭
	P0_10	P0.10
	SDA	I2C 数据
	TIM2_CH1	Timer2 通道 1
	P0_11	P0.11
	HALL_IN0	HALL 接口输入 0
	TIM3_CH0	Timer3 通道 0
	ADC1_CH11	ADC1 通道 11
	CMP0_IP1	比较器 0 正端输入 1
	FLT	IO 滤波
	EXTI7	外部 GPIO 中断信号 7

©2023 版权归凌鸥创芯所有 机密文件未经许可不得扩散

	WK3	外部唤醒信号 3
3	P0_12	P0.12
	HALL_IN1	HALL 接口输入 1
	TIM3_CH1	Timer3 通道 1
	ADC1_CH12	ADC1 通道 12
	CMP0_IP2	比较器 0 正端输入 2
	FLT	IO 滤波
4	P0_13	P0.13
	HALL_IN2	HALL 接口输入 2
	QEP0_Z	QEP0 编码器 Z 相
	ADC1_CH13	ADC1 通道 13
	CMP0_IP3	比较器 0 正端输入 3
	FLT	IO 滤波
5	P0_14	P0.14
	CMP0_OUT	比较器 0 输出
	MCPWM_BKIN1	PWM 停机输入信号 1
	UART0_TXD	串口 0 发送(接收)
	SPI_CLK	SPI 时钟
	SCL	I2C 时钟
	TIM0_CH1	Timer0 通道 1
	QEP1_Z	QEP1 编码器 Z 相
	ADC_TRIGGER0	ADC0 触发信号输出(用于调试)
	SIF	单线通讯
	CLUOUT0	CLU0 输出
	ADC0_CH10	ADC0 通道 10
	CMP0_IP4	比较器 0 正端输入 4
	FLT	IO 滤波
	EXTI8	外部 GPIO 中断信号 8
	WK4	外部唤醒信号 4
	PU	内置 10kΩ上拉电阻，软件可关闭
6	P2_7	P2.7
	CLKO	时钟输出(用于调试)
	UART0_TXD	串口 0 发送(接收)
	TIM0_CH0	Timer0 通道 0
	TIM3_CH1	Timer3 通道 1
	ADC_TRIGGER1	ADC1 触发信号输出(用于调试)
	CLUOUT1	CLU1 输出
	ADC0_CH11	ADC0 通道 11
	OPAx_OUT	运放输出
	LDO15	1.5V LDO 输出
	REF	参考电压
	EXTI11	外部 GPIO 中断信号 11
	WK6	外部唤醒信号 6

©2023 版权归凌鸥创芯所有 机密文件未经许可不得扩散

	PU	内置 10kΩ上拉电阻，软件可关闭
7	LDO/AVDD	芯片中器件供电电压，5V LDO 输出
8	VCC	全桥驱动电源
9	HO1	A 相 高边输出，由 MCU P1.7 控制，HO1 极性与 P1.7 相同，即 P1.7=1 时，HO1=1。需要设置 PWM_SWAP=1。
10	LO1	A 相 低边输出，由 MCU P1.4 控制，HO1 极性与 P1.4 相同，即 P1.4=1 时，HO1=1。需要设置 PWM_SWAP=1。
11	HO2	B 相 高边输出，由 MCU P1.8 控制，HO1 极性与 P1.8 相同，即 P1.8=1 时，HO1=1。需要设置 PWM_SWAP=1。
12	LO2	B 相 低边输出，由 MCU P1.5 控制，HO1 极性与 P1.5 相同，即 P1.5=1 时，HO1=1。需要设置 PWM_SWAP=1。
13	HO3	C 相 高边输出，由 MCU P1.9 控制，HO1 极性与 P1.9 相同，即 P1.9=1 时，HO1=1。需要设置 PWM_SWAP=1。
14	LO3	C 相 低边输出，由 MCU P1.6 控制，HO1 极性与 P1.6 相同，即 P1.6=1 时，HO1=1。需要设置 PWM_SWAP=1。
15	GND	芯片地，强烈建议多个地引脚在 PCB 上统一接地
16	P3_10	P3.10
	MCPWM_CH4P	PWM 通道 4 高边
	OPA2_IP	运放 2 正端输入
17	P3_11	P3.11
	MCPWM_CH4N	PWM 通道 4 低边
	OPA2_IN	运放 2 负端输入
18	P3_14	P3.14
	OPA3_IN	运放 3 负端输入
19	P3_15	P3.15
	OPA3_IP	运放 3 正端输入
20	P2_4	P2.4
	CMP0_OUT	比较器 0 输出
	HALL_IN0	HALL 接口输入 0
	MCPWM_CH2P	PWM 通道 2 高边
	UART1_RXD	串口 1 接收(发送)
	SPI_CLK	SPI 时钟
	TIM1_CH0	Timer1 通道 0
	TIM2_CH0	Timer2 通道 0
	ADC_TRIGGER0	ADC0 触发信号输出(用于调试)
	CMP1_IP1	比较器 1 正端输入 1
	FLT	IO 滤波
	EXTI14	外部 GPIO 中断信号 14
	WK5	外部唤醒信号 5
	PU	内置 10kΩ上拉电阻，软件可关闭
21	P2_5	P2.5
	CMP1_OUT	比较器 1 输出
	HALL_IN1	HALL 接口输入 1

©2023 版权归凌鸥创芯所有 机密文件未经许可不得扩散

	MCPWM_CH2N	PWM 通道 2 低边
	UART1_TXD	串口 1 发送(接收)
	SPI_DO	SPI 数据输出(输入)
	TIM1_CH1	Timer1 通道 1
	TIM2_CH1	Timer2 通道 1
	ADC_TRIGGER1	ADC1 触发信号输出(用于调试)
	CMP1_IP2	比较器 1 正端输入 2
	FLT	IO 滤波
	PU	内置 10kΩ上拉电阻，软件可关闭
22	P2_6	P2.6
	CMP2_OUT	比较器 2 输出
	HALL_IN2	HALL 接口输入 2
	MCPWM_CH3P	PWM 通道 3 高边
	TIM0_BKIN	TIMER0_FAIL 信号来自 GPIO
	TIM3_CH0	Timer3 通道 0
	ADC_TRIGGER0	ADC0 触发信号输出(用于调试)
	SIF	单线通讯
	CLUOUT0	CLU0 输出
	CMP1_IP3	比较器 1 正端输入 3
	FLT	IO 滤波
	P2_14	P2.14
	SWCLK	SWD 时钟
	SPI_DI	SPI 数据输入(输出)
	SCL	I2C 时钟
	PU	内置 10kΩ上拉电阻，软件可关闭
23	P0_0	P0.0
	CLKO	时钟输出(用于调试)
	MCPWM_BKIN0	PWM 停机输入信号 0
	UART0_RXD	串口 0 接收(发送)
	SPI_DI	SPI 数据输入(输出)
	CLUOUT0	CLU0 输出
	ADC0_CH4	ADC0/ADC1 通道 4
	DAC01_OUT	DAC0 输出
	DAC1_OUT	DAC1 输出
	FLT	IO 滤波
	EXTI0	外部 GPIO 中断信号 0
	WK0	外部唤醒信号 0
	PU	内置 10kΩ上拉电阻，软件可关闭
	P2_15	P2.15
	SWDIO	SWD 数据
	UART0_RXD	串口 0 接收(发送)
	SPI_CS	SPI 片选
	SDA	I2C 数据

©2023 版权归凌鸥创芯所有 机密文件未经许可不得扩散

	TIM2_CH1	Timer2 通道 1
	CLUOUT1	CLU1 输出
	EXTI15	外部 GPIO 中断信号 15
	WK7	外部唤醒信号 7
	PU	内置 10kΩ上拉电阻，软件可关闭
24	P0_2	P0.2
	CLUOUT1	CLU1 输出
	RST_n	复位引脚，P0.2 默认用作 RSTN。 建议接一个 10nF~100nF 的电容到地，并在 RSTN 和 AVDD 之间放置一个 10k~20k 的上拉电阻。 如果外部有上拉电阻，RSTN 的电容应为 100nF。P0.2 可切换为 GPIO，切换后可关闭 10kΩ上拉电阻。
	FLT	IO 滤波
	EXTI2	外部 GPIO 中断信号 2
	WK1	外部唤醒信号 1
	PU	内置 10kΩ上拉电阻，软件可关闭

©2023 版权归凌鸥创芯所有 机密文件未经许可不得扩散

3.2 管脚复用功能说明

表 3-2 LKS32MC07X 引脚复用功能选择

Port	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF0
P0.0	CLKO		MCPWM_BKIN0	UART0_RXD	SPI_DI							CLUOUT0	ADC01_CH4/ DAC0_OUT/ DAC1_OUT
P0.1													ADC01_CH6
P0.2												CLUOUT1	
P0.3			MCPWM_CH4P			SCL		TIM2_CH0					ADC01_CH7
P0.4			MCPWM_CH4N			SDA		TIM2_CH1					ADC01_CH8
P0.5		HALL_IN0	MCPWM_CH5P					QEP0_Z					ADC01_CH9
P0.6		HALL_IN1	MCPWM_CH5N	UART1_RXD		SCL	TIM1_CH0			CAN_RX			CMP2_IN
P0.7		HALL_IN2	MCPWM_BKIN1	UART1_TXD		SDA	TIM1_CH1			CAN_TX			CMP2_IP0
P0.8													
P0.9						SCL		TIM2_CH0					
P0.10						SDA		TIM2_CH1					
P0.11		HALL_IN0						TIM3_CH0					ADC1_CH11/ CMP0_IP1
P0.12		HALL_IN1						TIM3_CH1		CAN_RX			ADC1_CH12/ CMP0_IP2
P0.13		HALL_IN2						QEP0_Z		CAN_TX			ADC1_CH13/ CMP0_IP3
P0.14	CMP0_OUT		MCPWM_BKIN1	UART0_TXD	SPI_CLK	SCL	TIM0_CH1	QEP1_Z	ADC_TRIGGER0		SIF	CLUOUT0	ADC0_CH10/ CMP0_IP4
P0.15	CMP2_OUT		MCPWM_CH0P	UART0_RXD	SPI_DO	SDA	TIM0_CH0		ADC_TRIGGER1				CMP0_IN

©2023 版权归凌鸥创芯所有 机密文件未经许可不得扩散

表 3-3 LKS32MC07X 引脚功能选择(续)

Port	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF0
P1.0			MCPWM_CH0N	UART0_TXD	SPI_DI		TIM0_BKIN						
P1.1					SPI_CS								
P1.2								TIM3_CH0					
P1.3								TIM3_CH1					ADC01_CH5
P1.4			MCPWM_CH0P					QEP0_Z					
P1.5			MCPWM_CH0N										
P1.6			MCPWM_CH1P										
P1.7			MCPWM_CH1N										
P1.8			MCPWM_CH2P										
P1.9			MCPWM_CH2N										
P1.10			MCPWM_CH3P	UART0_RXD		SCL	TIM0_CH0		ADC_TRIGGER0				ADC0_CH13
P1.11			MCPWM_CH3N	UART0_TXD		SDA	TIM0_CH1		ADC_TRIGGER1		SIF	CLUOUT2	
P1.12													
P1.13			MCPWM_CH5P		SPI_CLK		TIM0_CH0						
P1.14			MCPWM_CH5N		SPI_DO		TIM0_CH1						
P1.15			MCPWM_CH4P		SPI_DI			TIM2_CH0					

©2023 版权归凌鸥创芯所有 机密文件未经许可不得扩散

表 3-4 LKS32MC07X 引脚功能选择(续)

Port	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF0
P2.0			MCPWM_CH4N		SPI_CS			TIM2_CH1					
P2.1					SPI_CLK								ADC1_CH10/ CMP1_IP0
P2.2								QEP1_Z					CMP1_IN
P2.3	CMP1_OUT		MCPWM_BKIN0		SPI_CS		TIM0_CH1	QEP0_Z				CLUOUT3	
P2.4	CMP0_OUT	HALL_IN0	MCPWM_CH2P	UART1_RXD	SPI_CLK		TIM1_CH0	TIM2_CH0	ADC_TRIGGER0	CAN_RX			CMP1_IP1
P2.5	CMP1_OUT	HALL_IN1	MCPWM_CH2N	UART1_TXD	SPI_DO		TIM1_CH1	TIM2_CH1	ADC_TRIGGER1	CAN_TX			CMP1_IP2
P2.6	CMP2_OUT	HALL_IN2	MCPWM_CH3P				TIM0_BKIN	TIM3_CH0	ADC_TRIGGER0		SIF	CLUOUT0	CMP1_IP3
P2.7	CLKO			UART0_TXD			TIM0_CH0	TIM3_CH1	ADC_TRIGGER1	CAN_TX		CLUOUT1	ADC0_CH11/ OPAx_OUT/ LDO15/REF
P2.8				UART1_RXD	SPI_DO			TIM3_CH0					OSC_IN
P2.9			MCPWM_CH5P		SPI_DI	SCL							ADC0_CH12/ CMP0_IP0
P2.10			MCPWM_CH5N		SPI_DO	SDA							
P2.11			MCPWM_CH1P					TIM2_CH0					CMP2_IP1
P2.12			MCPWM_CH1N		SPI_CS			TIM2_CH1	ADC_TRIGGER0			CLUOUT3	
P2.13			MCPWM_CH3N	UART0_TXD	SPI_DO	SCL		TIM3_CH1					
P2.14	SWCLK				SPI_DI	SCL							
P2.15	SWDIO			UART0_RXD	SPI_CS	SDA		TIM2_CH1				CLUOUT1	

©2023 版权归凌鸥创芯所有 机密文件未经许可不得扩散

表 3-5 LKS32MC07X 引脚功能选择(续)

Port	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF0
P3.0													OPA1_IP
P3.1													OPA1_IN
P3.2			MCPWM_CH3P									CLUOUT2	
P3.3													
P3.4			MCPWM_CH3N										
P3.5													OPA0_IP
P3.6													
P3.7													OPA0_IN
P3.8													
P3.9				UART1_TXD				TIM3_CH1					OSC_OUT
P3.10			MCPWM_CH4P										OPA2_IP
P3.11			MCPWM_CH4N										OPA2_IN
P3.12													
P3.13													
P3.14													OPA3_IN
P3.15													OPA3_IP

©2023 版权归凌鸥创芯所有 机密文件未经许可不得扩散

4 封装尺寸

SSOP24L Profile Quad Flat Package:

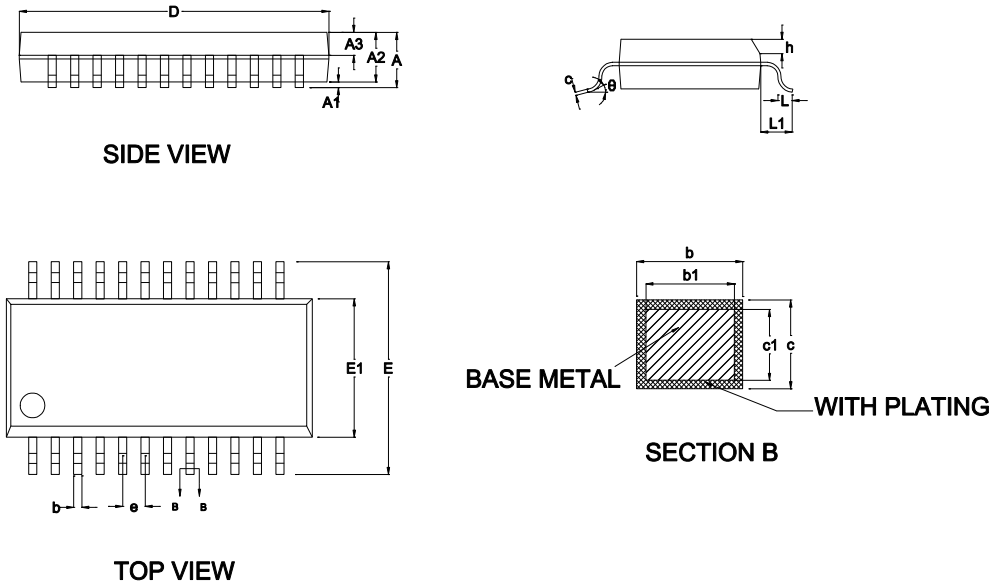


图 4-1 LKS32MC077EM6S8 封装图示

表 4-1 LKS32MC077EM6S8 封装尺寸

SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	-	-	1.75
A1	0.10	0.15	0.25
A2	1.30	1.40	1.50
A3	0.60	0.65	0.70
b	0.23	-	0.31
b1	0.22	0.25	0.28
c	0.20	-	0.24
c1	0.19	0.20	0.21
D	8.55	8.65	8.75
E	5.80	6.00	6.20
E1	3.80	3.90	4.00
e	0.635BSC		
h	0.30	-	0.50
L	0.50	-	0.80
L1	1.05REF		
θ	0	-	8°

©2023 版权归凌鸥创芯所有 机密文件未经许可不得扩散

5 电气性能参数

LKS32MC077E 为 MCU 集成 3P3N 预驱芯片，电气参数如下列表格所示。

表 5-1 LKS32MC077EM6S8 电气极限参数

参数	最小	最大	单位	说明
预驱电源电压(VCC)	-0.3	+40.0	V	
MCU 电源电压(AVDD)	-0.3	+6.0	V	
5V LDO 输出电流		40	mA	
工作温度	-40	+105	℃	
存储温度	-40	+150	℃	
结温	-	125	℃	
引脚温度(焊接 10 秒)	-	260	℃	

表 5-2 LKS32MC077EM6S8 建议工况参数

参数	最小	典型	最大	单位	说明
MCU 电源电压(AVDD)	2.5	5	5.5	V	
模拟工作电压($AVDD_A$)	3.3	5	5.5	V	REF2VDD=0，ADC 选择 2.4V 内部基准
	2.8	5	5.5	V	REF2VDD=1，ADC 选择 AVDD 为基准
预驱电源电压(VCC)	7.5		32	V	VCC 低于 7.5V，3P3N Driver 将停止输出，MCU 部分仍将正常工作

表 5-3 LKS32MC077EM6S8 ESD 性能参数

项目	管脚	最小	最大	单位
ESD测试（HBM）	MCU(Pin 1-6,16-24)	-6000	6000	V
	Pre Driver (Pin 7-15)	-2000	2000	V

根据《MIL-STD-883J Method 3015.9》，在 25℃，55%相对湿度环境下，在被测芯片的所有 IO 引脚施加进行静电放电 3 次，每次间隔 1s。测试结果显示芯片抗静电放电等级达到 Class 3A ≧4000V，＜8000V。

表 5-4 LKS32MC077EM6S8 Latch-up 性能参数

项目	最小	最大	单位
Latch-up电流（85℃）	-200	200	mA

根据《JEDEC STANDARD NO.78E NOVEMBER 2016》，对所有电源 IO 施加过压 8V，在每个信号 IO 上注入 200mA 电流。测试结果显示芯片抗拴锁等级为 200mA。

表 5-5 LKS32MC077EM6S8 IO 极限参数

参数	描述	最小	最大	单位
V_{IN}	GPIO信号输入电压范围	-0.3	6.0	V
HO_x	HOx (x=1~3)管脚输入电压范围	VCC-15	VCC	V
LO_x	LOx(x=1~3)管脚输入电压范围	-0.3	15	V
I_{INJ_PAD}	单个GPIO最大注入电流	-11.2	11.2	mA

©2023 版权归凌鸥创芯所有 机密文件未经许可不得扩散

I_{INJ_SUM}	所有GPIO最大注入电流	-50	50	mA

表 5-6 LKS32MC077EM6S8 IO DC 参数

参数	描述	AVDD	条件	最小	最大	单位
V_{IH}	数字IO输入高电压	5V	-	3.06		V
		3.3V		2.07		
V_{IL}	数字IO输入低电压	5V	-		0.3*AVDD	V
		3.3V			0.8	
V_{HYS}	施密特迟滞范围	5V	-	0.1*AVDD		V
		3.3V				
I_{IH}	数字IO输入高电压，电流消耗	5V	-		1	uA
		3.3V				
I_{IL}	数字IO输入低电压，电流消耗	5V	-	-1		uA
		3.3V				
V_{OH}	数字IO输出高电压		最大驱动电流 11.2mA	AVDD-0.8		V
V_{OL}	数字IO输出低电压		最大驱动电流 11.2mA		0.5	V
R_{pup}	上拉电阻大小*			8	12	kΩ
$R_{io\text{-}ana}$	IO与内部模拟电路间连接电阻			100	200	Ω
C_{IN}	数字IO输入电容	5V	-		10	pF
		3.3V				

表 5-7 LKS32MC07x 电路模块电流消耗 IDD

模块	Min	Typ	Max	单位
模拟比较器CMP(1个)		0.005		mA
运算放大器OPA(1个)		0.450		mA
模数转换器ADC		3.710		mA
数模转换器DAC		0.710		mA
温度传感器Temp Sensor		0.150		mA
带隙基准BGP		0.154		mA
8MHz RC时钟		0.105		mA
锁相环PLL		0.080		mA
CPU+flash+SRAM (96MHz)		8.667		mA
CPU+flash+SRAM (12MHz)		1.600		mA
CRC		0.070		mA
DSP		3.421		mA
UART		0.107		mA
DMA		1.340		mA

©2023 版权归凌鸥创芯所有 机密文件未经许可不得扩散

MCPWM		0.053		mA
TIMER		0.269		mA
SPI		0.500		mA
IIC		0.500		mA
CAN		2.200		mA
MCU休眠功耗	9	12	20	uA

©2023 版权归凌鸥创芯所有 机密文件未经许可不得扩散

6 模拟性能参数

表 6-1 LKS32MC077EM6S8 模拟性能参数

参数	最小	典型	最大	单位	说明
模数转换器(ADC)					
工作电源	3.3	5	5.5	V	ADC 选择 2.4V 内部基准源
	2.8	5	5.5	V	ADC 选择 1.2V 内部基准源
输出码率		3		MHz	$f_{adc}/16$
差分输入信号范围	-5.0 +0.144		+5.0 -0.144	V	ADCx_GAIN=1 时; REF=2.4V
	-3.6 +0.072		+3.6 -0.072	V	ADCx_GAIN=0 时; REF=2.4V
单端输入信号范围	-0.3		AVDD+0.3	V	受限于 IO 口输入电压限制
差分信号通常为芯片内部 OPA 输出至 ADC 的信号;单端信号通常为外部通过 I0 输入的被采样信号:无论使用内部/外部基准，ADC 测量信号幅度均不应超过满量程的±98%，特别地，当使用外部基准时，建议采样信导不超过量程的 90%。					
直流失调(offset)		5	10	mV	可校正
有效位数(ENOB)	10.5	11		bit	
INL		2	3	LSB	
DNL		1	2	LSB	
SNR	63	66		dB	
输入电阻	100k			Ohm	
输入电容		10pF		F	
基准电压(REF)					
工作电源	2.2	5	5.5	V	
输出偏差	-9		9	mV	
电源抑制比		70		dB	
温度系数		20		ppm/°C	
输出电压		1.2		V	
数模转换器(DAC)					
工作电源	2.2	5	5.5	V	
负载电阻	5k			Ohm	输出 BUFFER 开启
负载电容			50p	F	
输出电压范围	0.05		AVDD-0.1	V	
转换速度			1M	Hz	
DNL		1	2	LSB	
INL		2	4	LSB	
OFFSET		5	10	mV	
SNR	57	60	66	dB	
运算放大器(OPA)					
工作电源	2.8	5	5.5	V	
带宽		10M	20M	Hz	

©2023 版权归凌鸥创芯所有 机密文件未经许可不得扩散

参数	最小	典型	最大	单位	说明
负载电阻	20k			Ohm	
负载电容			5p	F	
输入共模范围	0		AVDD	V	
输出信号范围	0		2Vcm	V	最小负载电阻下
共模电平(Vcm)	1.67	1.8	2.2	V	测量条件：常温。 运放摆幅=2 × min(AVDD-Vcm, Vcm)。建议使用 OPA 单端输出的应用上电后进行 Vcm 测量并进行软件减除校正。更多分析请参考官网应用笔记《ANN009-运放差分和单端工作模式区别》
OFFSET		10	15.0	mV	32 倍放大倍数
		10	16.5	mV	16 倍放大倍数
		10	18.5	mV	8 倍放大倍数
		10	20.5	mV	4 倍放大倍数
此 OFFSET 为 OPA 差分输入短接时，测量 OPA_OUT 偏离 0 电平，得到的等效差分输入端偏差。OPA 输出端偏差为 OPA 放大倍数×OFFSET。Flash NVR 区域记录了出厂测试的 OPA offset。					
共模抑制(CMRR)		80		dB	
电源抑制(PSRR)		80		dB	
负载电流			500	uA	
摆率(Slew rate)		5		V/us	
相位裕度		60		度	
比较器(CMP)					
工作电源	2.2	5	5.5	V	
输入信号范围	0		AVDD	V	
OFFSET		5	10	mV	
传输延时		50		nS	默认功耗
		200		nS	低功耗
回差(Hysteresis)		20		mV	HYS='0'
		0		mV	HYS='1'

模拟寄存器表说明：

模拟寄存器的名称为 SYS_AFE_REG0~SYS_AFE_REG6，对应地址为 0x4000_0010 ~ 0x4000_0028。地址 0x4000_001C~0x4000_0028 是模拟各个模块的校正寄存器，这些寄存器在出厂之前都会将各自的校正值填入 Flash info 区，并在上电后自动加载到 SYS_AFE_REG3~SYS_AFE_REG6。一般情况下用户不要去配置或改变这些值。如果需要对某个模拟参数进行微调，需要读取原校正值，并以此为基础进行微调。

地址 0x4000_0000~0x4000_0018 是开放给用户的寄存器，其中保留寄存器(Res)必须全部配置

©2023 版权归凌鸥创芯所有 机密文件未经许可不得扩散

为 0（芯片上电后会被复位为 0）。其他寄存器根据应用场合需要进行配置。

©2023 版权归凌鸥创芯所有 机密文件未经许可不得扩散

7 电源管理系统

电源管理系统由 LDO5、LDO15 模块、电源检测模块(PVD)、上电/掉电复位模块(POR)组成。

该芯片由 7.5V~32V 单电源供电，以节省芯片外的电源成本。芯片内部集成一路 LDO5 给 MCU 部分供电，可提供 40mA 电路。MCU 模块内部另有一路 LDO15 给内部所有数字电路、PLL 模块供电。

LDO 上电后自动开启，无需软件配置，其中 LDO15 的输出电压可通过软件实现微调。

LDO15 的输出电压可通过设置寄存器 LDO15TRIM<2:0>来调节，具体寄存器所对应值见模拟寄存器表说明。LDO15 在芯片出厂前已经过校正，一般情况下，用户不需要额外配置这些寄存器。如需微调 LDO 的输出电压，需要读取原配置值，在此基础加上微调量对应的配置值填入寄存器。

POR 模块监测 LDO15 的电压，在 LDO15 电压低于 1.1V 时(例如上电之初，或者掉电之时)，为数字电路提供复位信号以避免数字电路工作产生异常。

PVD 模块对 5V 输入电源进行检测，如低于某一设定阈值，则产生报警(中断)信号以提醒 MCU。中断提醒阈值可通过寄存器 PVDSEL<1:0>设置为不同的电压。PVD 模块可通过设置 PD_PDT='1'关闭。具体寄存器所对应值见模拟寄存器表说明。

©2023 版权归凌鸥创芯所有 机密文件未经许可不得扩散

8 时钟系统

时钟系统包括内部 32KHz RC 时钟、内部 8MHz RC 时钟、外部 8MHz 晶体起振电路、PLL 电路组成。

32K RC 时钟作为 MCU 系统慢时钟使用,作为诸如滤波模块或者低功耗状态下的 MCU 时钟使用。8MHz RC 时钟作为 MCU 主时钟使用，配合 PLL 可提供最高到 96MHz 的时钟。外部 8MHz 晶体起振电路作为备份时钟使用。

32k 和 8M RC 时钟均带有出厂校正，32K RC 时钟在-40~105℃范围内的精度为±50%，8M RC 时钟在该温度范围的精度为±1%。

32K RC 时钟频率可通过寄存器 RCLTRIM<3:0>进行设置，8M RC 时钟频率可通过寄存器 RCHTRIM<5:0>进行设置，具体寄存器所对应值见模拟寄存器表说明。

芯片出厂前时钟已经过校正，一般情况下，用户不需要额外配置这些寄存器。如需微调频率，需要读取原配置值，在此基础加上微调量对应的配置值填入寄存器。

8M RC 时钟通过设置 RCHPD ='0'打开(默认打开，设'1'关闭)，RC 时钟需要 Bandgap 电压基准源模块提供基准电压和电流，因此开启 RC 时钟需要先开启 BGP 模块。芯片上电的默认状态下，8M RC 时钟和 BGP 模块都是开启的。32K RC 时钟是始终开启的，不能关闭。

PLL 对 8M RC 时钟进行倍频，以提供给 MCU、ADC 等模块更高速的时钟。MCU 和 PWM 模块的最高时钟为 96MHz，ADC 模块典型工作时钟为 48MHz，通过寄存器 ADCLKSEL<1:0>可设置为不同的 ADC 工作频率。

PLL 通过设置 PLLPDN='1'打开(默认关闭，设 1 打开)，开启 PLL 模块之前，同样也需要开启 BGP(Bandgap)模块。开启 PLL 之后，PLL 需要 6us 的稳定时间来输出稳定时钟。芯片上电的默认状态下，RCH 时钟和 BGP 模块都是开启的，但 PLL 默认是关闭的，需要软件来开启。

晶体起振电路内置了放大器,需在 IO OSC_IN/OSC_OUT 之间接入一个晶体,且 OSC_IN/OSC_OUT 上各放一个 15pF 的电容到地，并设置 XTALPDN='1'即可起振。

©2023 版权归凌鸥创芯所有 机密文件未经许可不得扩散

9 基准电压源

该基准源为 ADC、DAC、RC 时钟、PLL、温度传感器、运算放大器、比较器和 FLASH 提供基准电压和电流，使用上述任何一个模块之前，都需要开启 BGP 基准电压源。

芯片上电的默认状态下，BGP 模块是开启的。通过设置 BGPPD ='0'将基准源打开，从关闭到开启，BGP 需要约 6us 达到稳定。BGP 输出电压约 1.2V，精度为±0.8%。

©2023 版权归凌鸥创芯所有 机密文件未经许可不得扩散

10 ADC 模块

芯片内部集成 1 路同步双采样的 SAR 结构 ADC，芯片上电的默认状态下，ADC 模块是关闭的。ADC 开启前，需要先开启 BGP 和 8M RC 时钟和 PLL 模块，并选择 ADC 工作频率。默认配置下 ADC 工作时钟是 48M，对应 3MHz 的转换数据率。

同步双采样电路可在同一时刻对两路输入信号进行采样，采样完成之后 ADC 按先后顺序将这两路信号进行转换，并写入相应的数据寄存器中。

ADC 完成一次转换需要 16 个 ADC 时钟周期，其中 13 个为转换周期，3 个为采样周期。即 $f_{conv} = f_{adc}/16$。在 ADC 时钟设为 48M 时，转换速率是 3MHz。

ADC 在降频应用时，可通过寄存器 CURRIT<1:0>降低 ADC 的功耗水平。

ADC 可工作在如下模式：单次单通道触发、连续单通道、单次 1~16 通道扫描、连续 1~16 通道扫描。每路 ADC 都有 16 组独立寄存器对应每一个通道。

ADC 触发事件可以来自外部的定时器信号 T0、T1、T2、T3 发生到预设次数，或者为软件触发。

ADC_DC 存储的是 ADC 的直流偏置，通常在校正阶段通过测量通道 15（从 0 开始计数）的 AVSS（内部地）得到 ADC 直流偏置数值并存入 flash 中，并在系统加载阶段由软件将直流偏置写入 ADC_DC 寄存器中。

ADC 有两种量程通过 ADCx_GAIN(x = 0,1)进行设置：3.6V 和 7.2V。7.2V 量程下，由于芯片使用 5V 供电，对应最大±5V 的输入信号幅度，3.6V 量程下，对应最大±3.6V 的输入信号幅度。在测量运放的输出信号时，根据运放可能输出的最大信号来选择具体的 ADC 增益。

©2023 版权归凌鸥创芯所有 机密文件未经许可不得扩散

11 运算放大器

4 路输入输出 rail-to-rail 运算放大器，内置反馈电阻 R2/R1，外部引脚需串联一个电阻 R0。反馈电阻 R2:R1 的阻值可通过寄存器 RES_OPAx<1:0>设置，以实现不同的放大倍数。具体寄存器所对应值见模拟寄存器表说明。

最终的放大倍数为 R2/(R1+R0)，其中 R0 是外部电阻的阻值。

对于 MOS 管电阻直接采样的应用，建议接>20kΩ的外部电阻，以减小 MOS 管关断时，往芯片引脚里流入的电流。

对于小电阻采样的应用，建议接 100Ω的外部电阻。

放大器可通过设置 OPAOUT_EN<2:0>选择将 4 路放大器中的某一路输出信号通过 BUFFER 送至 P2.7 IO 口进行测量和应用(对应关系见 datasheet 芯片管脚说明)。因为有 BUFFER 存在，在运放正常工作模式下也可以选择送一路运放输出信号出来。

芯片上电的默认状态下，放大器模块是关闭的。放大器可通过设置 OPAxPDN ='1'打开，开启放大器之前，需要先开启 BGP 模块。

运放输入正负端内置钳位二极管，电机相线通过一匹配电阻后直接接入输入端，从而简化了 MOSFET 电流采样的外置电路。

©2023 版权归凌鸥创芯所有 机密文件未经许可不得扩散

12 比较器

内置 3 路输入 rail-to-rail 比较器，比较器比较速度可编程、迟滞电压可编程、信号源可编程。

比较器的比较延时可通过寄存器 CMP_FT 设置为＜30nS/200nS。迟滞电压通过 CMP_HYS 设置为 20mV/0mV。

比较器正端输入信号来源可以通过寄存器 CMPx_SELP[2:0] 进行设置；负端输入信号来源可以通过寄存器 CMPx_SELN[1:0]进行设置（x=0/1/2，代表比较器 CMP0/CMP1/CMP2）。

芯片上电的默认状态下，比较器模块是关闭的。比较器通过设置 CMPxPDN ='1'打开，开启比较器之前，需要先开启 BGP 模块。

©2023 版权归凌鸥创芯所有 机密文件未经许可不得扩散

13 温度传感器

芯片内置精度为±2℃的温度传感器。芯片出厂前会经温度校正，校正值保存在 flash info 区。

芯片上电的默认状态下，温度传感器模块是关闭的。开启传感器之前，需要先开启 BGP 模块。

温度传感器通过设置 TMPPDN=’1’打开，开启到稳定需要约 2us，因此需在 ADC 测量传感器之前 2us 打开。

©2023 版权归凌鸥创芯所有 机密文件未经许可不得扩散

14 DAC 模块

芯片内置两路 12bit DAC，输出信号的最大量程可通过寄存器 DAC0_GAIN、DAC1_GAIN 设置为 1.2V/4.85V

DAC0 可通过配置寄存器 DAC0OUT_EN=1，将 DAC0 输出送至 P0.0 管脚；DAC1 可通过配置寄存器 DAC1OUT_EN=1，将 DAC1 输出送至 P0.0 管脚，可驱动>5kΩ 的负载电阻和 50pF 的负载电容。通常不会同时输出 DAC0 和 DAC1，以免造成信号竞争。

DAC 最大输出码率为 1MHz。

芯片上电的默认状态下，DAC 模块是关闭的。DAC0 可通过设置 DAC0PDN =1 打开，DAC1 可通过设置 DAC1PDN =1 打开，开启 DAC 模块之前，需要先开启 BGP 模块。

©2023 版权归凌鸥创芯所有 机密文件未经许可不得扩散

15 处理器核心

- 32 位 Cortex-M0 处理器
- 2 线 SWD 调试管脚
- 最高工作频率 96MHz

©2023 版权归凌鸥创芯所有 机密文件未经许可不得扩散

16 存储资源

16.1 Flash

- 内置 flash 包括 64kB/128kB 主存储区，1.5kB NVR 信息存储区
- 可反复擦除写入不低于 10 万次
- 室温 25℃数据保持长达 100 年
- 单字节编程时间最长 7.5us，Sector 擦除时间最长 5ms
- Sector 大小 512 字节，可按 Sector 擦除写入，支持运行时编程，擦写一个 Sector 的同时读取访问另一个 Sector
- Flash 数据防窃取(最后一个 word 须写入非 0xFFFFFFFF 的任意值)

16.2 SRAM

- 内置 12kB SRAM

©2023 版权归凌鸥创芯所有 机密文件未经许可不得扩散

17 电机驱动专用 MCPWM

- MCPWM 最高工作时钟频率 96MHz
- 可以产生 6 对（互补信号）或 12 路独立（边沿模式）不交叠的 PWM 信号,每个通道死区宽度可独立配置
- 支持边沿对齐 PWM 模式
- 支持软件控制 IO 模式
- 支持 IO 极性控制功能
- 内部短路保护，避免因为配置错误导致短路
- 外部短路保护，根据对外部信号的监控快速关断
- 内部产生 ADC 采样中断
- 采用加载寄存器预存定时器配置参数
- 可配置加载寄存器加载时刻和周期

©2023 版权归凌鸥创芯所有 机密文件未经许可不得扩散

18 Timer

- 4 路通用定时器，2 路 16bit 位宽计时器，2 路 32bit 位宽计时器
- 4 路支持捕获模式，用于测量外部信号宽度
- 4 路支持比较模式，用于产生边沿对齐 PWM/定时中断

©2023 版权归凌鸥创芯所有 机密文件未经许可不得扩散

19 Hall 传感器接口

- 内置最大 1024 级滤波
- 三路 Hall 信号输入
- 24 位计数器，提供溢出和捕获中断

©2023 版权归凌鸥创芯所有 机密文件未经许可不得扩散

20 通用外设

- 两路 UART，全双工工作，支持 8/9 位数据位、1/2 停止位、奇/偶/无校验模式，带 1 字节发送缓存、1 字节接收缓存，支持 Multi-drop Slave/Master 模式，波特率支持 300~115200
- 一路 SPI，支持主从模式
- 一路 IIC，支持主从模式
- 硬件看门狗，使用 RC 时钟驱动，独立于系统高速时钟，写入保护， 最小复位时间间隔为 4096/32kHz≈128ms，最大复位时间间隔为 511×4096/32kHz≈64s。

©2023 版权归凌鸥创芯所有 机密文件未经许可不得扩散

21 栅极驱动模块

21.1 模块参数

表 21-1 LKS32MC077EM6S8 驱动模块参数

符号	参数	条件	最小	典型	最大	单位
静态参数						
VCC_ON	VCC 欠压恢复电压		5.8	6.5	7.4	V
VCC_UVLO	VCC 欠压阈值电压		5.4	6	6.8	V
VCC_HYS	欠压电压回差		0.3	0.5	0.8	V
V_{HO}	HOx(x=1~3) 输出导通电压(因为 HO 驱动 PMOS，低电平对应导通)		VCC-11.5	VCC-10	VCC-8.5	V
V_{LO}	LOx(x=1~3) 输出导通电压		8.5	10	11.5	V
I_{HO+}	HOx(x=1~3)输出拉电流	HOx=VCC-10V	-	300	-	mA
I_{HO-}	HOx(x=1~3)输入灌电流	HOx=VCC	-	35	-	mA
I_{LO+}	LOx(x=1~3)输出拉电流	LOx=0V	-	60	-	mA
I_{LO-}	LOx(x=1~3)输入灌电流	LOx=10V	-	300	-	mA
T_{SD}	TSD 温度		-	150	-	℃
$T_{RECOVER}$	TSD 恢复温度		-	135	-	℃
I_{LDO}	LDO 供电能力			40		mA
动态参数（CL=1nF）						
T_{ON}	导通传输延时		-	80	-	ns
T_{OFF}	关闭传输延时		-	30	-	ns
TH_R	HOx 上升时间		-	60	-	ns
TH_F	HOx 下降时间		-	300	-	ns
TL_R	LOx 上升时间		-	300	-	ns
TH_F	LOx 下降时间		-	60	-	ns
DT	内置死区时间		-	50	-	ns

P/N MOS 驱动模块的输入输出波形如下图所示。图中 HIN/LIN 为芯片内部 MCPWM 模块的输出信号，对于 HIN 来说，输出高电平对应 HO 输出低电平，从而驱动高驱 PMOS 导通。对于 LIN 来说，输出高电平对应 LO 输出高电平，从而驱动低驱 NMOS 导通。因此 MCPWM 寄存器 MCPWM_IO01/MCPWM_IO23 里的 P 和 N 的极性选择都不需要取反。

©2023 版权归凌鸥创芯所有 机密文件未经许可不得扩散

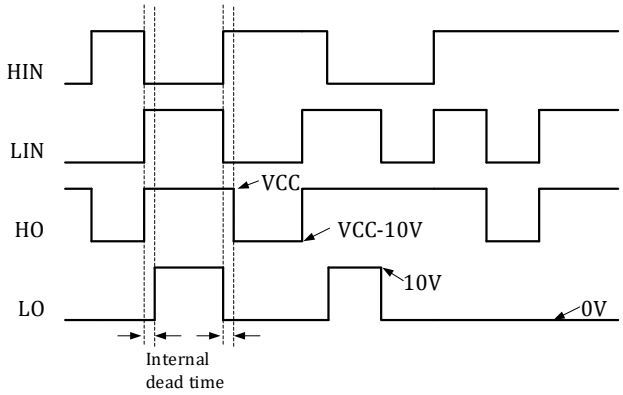


图 21-1 驱动模块输入输出时序波形

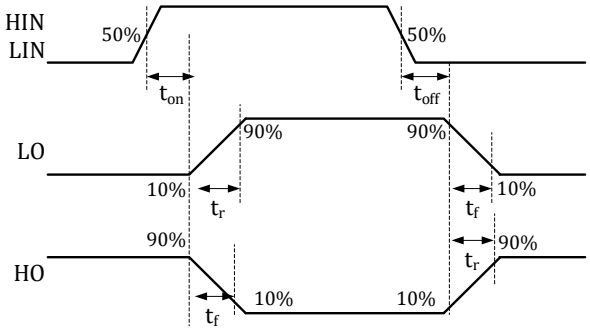


图 21-2 驱动模块输出变化沿时序波形

21.2 推荐应用图

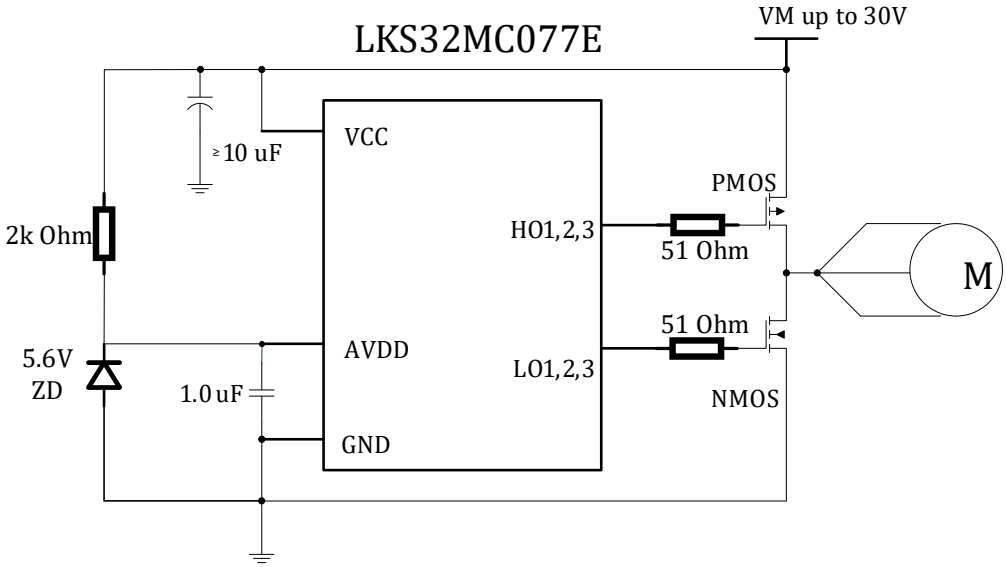


图 21-3 LKS32MC077EM6S8 驱动模块典型应用图

驱动模块的输出引脚信号 LO1/HO1 对应 MCU 的 GPIO P1.0/ P0.15 的 MCPWM 功能输出，

LO2/HO2 对应 MCU 的 GPIO P2.12/P2.11 的 MCPWM 功能输出，LO3/HO3 对应 MCU 的 GPIO P2.5/P2.4 的 MCPWM 功能输出。

当相电流大于 2A 时，建议在 HO1/2/3 输出脚到 PMOS 栅极之间及 LO1/2/3 输出脚到 NMOS 栅极之间，串接一个 51 欧的电阻。

在 VCC 高于 20V、且芯片无需休眠的应用场合，建议在 VCC 和 AVDD 之间加一个 1k~2k 欧姆的分流电阻，此电阻并在内部 5V LDO 的输入和输出端之间，以分担部分散热功能。电阻需放置在离开芯片一段距离的位置。

电阻阻值的计算需遵循如下公式：

R>=(VCC-AVDD)/I

其中 I 为 5V 电源上的总功耗，包括 MCU 的功耗、5V 外围器件(例如 HALL)的功耗。

外部跨接分流电阻的情况下，在 AVDD 脚应放一个 5.6V 的稳压管。

同时，在 VCC 和 AVDD 之间并有电阻的应用里，需留意 RSTN 上的 RC 常数不能太大，建议保持为 1ms 的 RC 常数。即芯片外部不加电阻到 5V 的情况下，内部上拉电阻 100k，则 RSTN 上的电容选择为 10nF。如外部加了 10k 或 20k 的上拉电阻，则 RSTN 上的电容选择为 100nF。

VCC 引脚至少加 1uF 去耦电容到地，就近放置，且需要通过滤波电容或 ESD 二极管保证上电过冲不超过 VCC 极限耐压。

栅极驱动模块极性如下：

表 21-2 LKS32MC077EM6S8 栅极驱动极性真值表

{HIN, LIN}	HO	LO	
00	1	0	上下管关断
01	1	1	下管导通
10	0	0	上管导通
11	1	0	上下管同时导通，硬件短路保护

©2023 版权归凌鸥创芯所有 机密文件未经许可不得扩散

22 特殊 IO 复用

LKS07x 特殊 IO 复用注意事项

SWD 协议包含两根信号线：SWCLK 和 SWDIO。前者是时钟信号，对于芯片而言，是输入状态且不会改变输入状态。后者是数据信号，对于芯片而言，在数据传输过程中会在输入状态和输出状态间切换，默认是输入状态。

LKS07x 可实现 SWD 两个 IO 复用为其它 IO 的功能，SWCLK 复用的 IO 是 P2.14，SWDIO 复用的 IO 是 P2.15。注意事项如下：

- ➢ 默认状态是不开启复用，需要软件开启复用。即芯片硬复位结束后，初始状态是 SWDIO 用途，SWDIO 在芯片内部有上拉（芯片内部上拉电阻约为 10K），应用对初始电平有要求的，需注意。
- ➢ 开启复用后，KEIL 等工具无法直接访问芯片，即 Debug 和擦除下载功能均失效。若需要重新下载程序，有两个方案。
- ● 其一，建议使用凌鸥专用离线下载器擦除。软件开启复用的时间，建议保留一定余量，例如 100ms 左右，保证离线下载器能擦除，防止死锁。余量的多少是保证离线下载器擦除的成功率。余量越大，一次性擦除成功的概率越大。
- ● 其二，程序内部有退出机制，例如某个其它 IO 电平发生变化（一般为输入），表明外界需要用 SWDIO，软件重新配置，解除复用。此时，可以恢复 KEIL 的功能。
- ➢ 开启或关闭复用，可运行 1-2 条 NOP 指令，保证状态切换稳定。

在 SSOP24L 封装和 QFN5*5 40L-0.75 封装中，SWDIO、SWCLK 可能其他 IO bonding 在一起。此时应注意其他 IO 动作可能导致芯片误认为 SWD 动作。

在 LKS077E 封装中，SWDCLK 同 P2.6 直接 bonding 在一起，可以直接使能对应 GPIO。若同时复用 SWDIO 和 SWDCLK，SWCLK 复用的注意事项如下：

- ➢ 默认状态是不开启复用，需要软件开启复用。即芯片硬复位结束后，初始状态是 SWCLK 用途，SWCLK 在芯片内部有上拉（芯片内部上拉电阻约为 10K），应用对初始电平有要求的，需注意。
- ➢ 开启复用后，KEIL 等工具无法直接访问芯片，即 Debug 和擦除下载功能均失效。若需要重新下载程序，有两个方案。
- ● 其一，建议使用凌鸥专用离线下载器擦除。软件开启复用的时间，建议保留一定余量，例如 100ms 左右，保证离线下载器能擦除，防止死锁。余量的多少是保证离线下载器擦除的成功率。余量越大，一次性擦除成功的概率越大。
- ● 其二，程序内部有退出机制，例如某个其它 IO 电平发生变化（一般为输入），表明外界需要用 SWCLK，软件重新配置，解除复用。此时，可以恢复 KEIL 的功能。
- ➢ 开启或关闭复用，可运行 1-2 条 NOP 指令，保证状态切换稳定。
- ➢ SWCLK 复用开启，有信号变化的时候，SWDIO 能保持为 0 电平（类似时分复用）；若 SWDIO 不能保证为 0，建议 SWCLK 在运行过程中，翻转次数不超过 50 次(例如从 0 翻转到 1，然后又从 1 翻转到 0，算一次）或者每 50 次翻转期间内(次数可以更少，例如 40 次）保证一次在 SWCLK 从 0 变成 1 的时候，SWDIO 是 0 电平。

若此时，仅复用了 SWCLK，没有复用 SWDIO，注意事项同上。

©2023 版权归凌鸥创芯所有 机密文件未经许可不得扩散

RSTN 信号，默认是用于 LKS07x 芯片的外部复位脚。

LKS07x 可实现 RSTN 复用为其它 IO 的功能，复用的 IO 是 P0.2。注意事项如下：

- 默认状态是不开启复用，需要软件开启复用。即芯片初始状态是 RSTN 用途，RSTN 在芯片内部有上拉(芯片内部上拉电阻约为 100K），应用对初始电平有要求的，需注意。
- 默认状态是 RSTN，只有 RSTN 正常释放后才能开始程序的执行，应用需要保证 RSTN 有足够保护，例如外围电路带上拉，若能加电容更佳。
- 开启复用后，RSTN 用途失效，若需产生芯片硬复位，源头只能是掉电/看门狗。
- RSTN 的复用，不影响 KEIL 的使用。
- 开启或关闭复用，可运行 1-2 条 NOP 指令，保证状态切换稳定。

SYS_IO_CFG 寄存器的 BIT[5]，为 RSTN 和 P0.2 的复用控制开关。

©2023 版权归凌鸥创芯所有 机密文件未经许可不得扩散

23 订购包装信息

包装类型分为 Tray 包装和 Reel 包装两种，具体包装中的芯片个数由封装形式与包装类型确定，不再以芯片型号区分。

Tray 包装信息如下表

封装形式	每盘/管数量	内盒数量	外箱数量
SOP16/ESOP16L	3000/盘	6000PCS	48000PCS
SSOP24	4000/盘	8000PCS	64000PCS
SS0P24	50/管	10000PCS	4000/100000PCS
QFN 8*8	260/盘	2600PCS	15600PCS
QFN 4*4/5*5/6*6	490/盘	4900PCS	29400PCS
QFN 3*3	5000/盘	5000PCS	40000PCS
LQFP48/TQFP48 0707	250/盘	2500PCS	15000PCS
LQFP64 1010	160/盘	1600PCS	9600PCS
LQFP100 1414	90/盘	900PCS	5400PCS
TSSOP20/28	4000/盘	8000PCS	64000PCS

Reel 包装信息如下表

包装类别		每盘/管数量	每盒数量	每箱盒数	外箱数量
编带-13 寸	SOP/ESOP8	4000	8000	8	64000
编带-13 寸	SOP/ESOP16	3000	6000	8	48000
编带-13 寸	SSOP24	4000	8000	8	64000
编带-13 寸	TSSOP20	4000	8000	8	64000
编带-13 寸	D/QFN3*3	5000	10000	8	80000
编带-13 寸	D/QFN4*4	5000	10000	8	80000
编带-13 寸	D/QFN5*5	5000	10000	8	80000
管装	SOP16	50	10000	10	100000
管装	SOP14/SSOP24	50	10000	10	100000
管装	TSSOP24	54	6480	6	38880

©2023 版权归凌鸥创芯所有 机密文件未经许可不得扩散

24 版本历史

表 24-1 文档版本历史

时间	版本号	说明
2024.08.21	1.09	添加内部预驱连接示意图
2024.08.04	1.08	订购包装信息更新，以包装类型与封装形式来确认包装信息
2023.11.20	1.07	添加 OPA offset 的说明
2023.10.22	1.06	修改产品选型表
2023.09.25	1.05	更新焊接温度，修改非易失存储器 Sector 擦写的说明
2023.07.27	1.04	更新/添加器件选型表中 07x 6N 的新型号
2023.07.04	1.03	修改运放输出信号范围、电源供电范围、休眠功耗及共模电平
2023.05.07	1.02	修正栅极驱动模块 I_{HO+}和 I_{HO-}电流值，更新 flash 可反复擦除次数的说明
2023.04.07	1.01	更新封装说明
2023.03.16	1.0	初始版本

©2023 版权归凌鸥创芯所有 机密文件未经许可不得扩散

免责声明

LKS 和 LKO 为凌鸥创芯注册商标。

南京凌鸥创芯电子有限公司（以下简称：“Linko”）尽力确保本文档内容的准确和可靠，但是保留随时更改、更正、增强、修改产品和/或 文档的权利，恕不另行通知。用户可在下单前获取最新相关信息。

客户应针对应用需求选择合适的 Linko 产品，详细设计、验证和测试您的应用，以确保满足相应标准以及任何安全、安保或其它要求。客户应对此独自承担全部责任。

Linko 在此确认未以明示或暗示方式授予 Linko 或第三方的任何知识产权许可。

Linko 产品的转售，若其条款与此处规定不同，Linko 对此类产品的任何保修承诺无效。

禁止用于军事用途或生命监护、维持系统。

如有更早期版本文档，一切信息以此文档为准。

©2023 版权归凌鸥创芯所有 机密文件未经许可不得扩散